Министерство образования Республики Беларусь

Учреждение образования «Белорусский государственный университет

информатики и радиоэлектроники»

Факультет компьютерных систем и сетей

Кафедра электронных вычислительных машин

Дисциплина: Структурная и функциональная организация ЭВМ

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

к курсовому проекту

на тему

ПРОЕКТИРОВАНИЕ МИКРО- ЭВМ

БГУИР КР 1-40 02 01 10\*ПЗ

Студент: гр. 450504

Павец Н. К.

Руководитель:

Третьяков А. Г.

Минск 2016

Оглавление

[ВВЕДЕНИЕ 3](#_Toc481853586)

[1 РАЗРАБОТКА ОБЩЕЙ СТРУКТУРЫ МИКРО-ЭВМ 4](#_Toc481853587)

[1.1 Функциональный состав микро-ЭВМ 4](#_Toc481853588)

[1.2 Разработка системы команд 4](#_Toc481853589)

[1.3 Описание взаимодействия всех блоков микро-ЭВМ при выполнении команд программы 5](#_Toc481853590)

# **ВВЕДЕНИЕ**

# **1 РАЗРАБОТКА ОБЩЕЙ СТРУКТУРЫ МИКРО-ЭВМ**

## **1.1 Функциональный состав микро-ЭВМ**

Основными блоками микро-ЭВМ являются:

1. Блок памяти данных
   1. Блок памяти RAM
   2. Кэш данных
   3. Блок операции M-to-R
   4. Блок операции R-to-M
2. Блок памяти команд
   1. Блок памяти ROM
   2. Кэш команд
3. Блок регистров общего назначения (РОН)
   1. Схема РОН
   2. Схема управления РОН
4. Блок арифметико-логического устройства (АЛУ)
   1. Блок регистров АЛУ
   2. Блок операции ADDC
   3. Блок операции AND
   4. Блок операции NOT
   5. Блок операции SRA
5. Блок команд общего назначения
   1. Блок операции JMP
   2. Блок операции JNS
6. Блок стека
7. Блок устройства управления (УУ)
   1. Схема декодирования команд

## **1.2 Разработка системы команд**

Для кодирования 16 команд, я использовал 4 бита.

Для кодирования 8 регистров (reg) общего назначения, использовалось 3 бита в диапазоне значений от 000 до 111.

Для адресации памяти ($mem), используется 12 бит, а именно:

* [11..3] – тег
* [2] – кратность кэша
* [1..0] – смещение

В результате проектирования данной архитектуры, мною были получены команды, представленные в Таблице 1.1.

Таблица 1.1 – Система команд микро-ЭВМ

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| **Операция** | **Номер бита** | | | | |
| **[18..15]** | **[14..7]** | | **[6..3]** | **[2..0]** |
| MOV reg, $mem | 0001 | $mem | | | reg |
| MOV $mem, reg | 0010 | $mem | | | reg |
| MOV reg1, reg2 | 0111 | X | reg2 | | reg1 |
| ADDC reg | 0011 | X | | | reg |
| ADDC $mem | 1000 | $mem | | | X |
| AND reg1, reg2 | 0100 | X | reg2 | | reg1 |
| AND reg, $mem | 1001 | $mem | | | reg |
| NOT reg | 0101 | X | | | reg |
| NOT $mem | 1010 | $mem | | | X |
| SRA reg1, reg2 | 0110 | X | reg2 | | reg1 |
| SRA reg, $mem | 1011 | $mem | | | reg |
| JMP $mem | 1100 | $mem | | | X |
| JNS $mem | 1110 | $mem | | | X |
| PUSH reg | 1110 | X | | | reg |
| POP reg | 1111 | X | | | reg |
| HLT | 1111 | 111111111111 | | | 111 |

## **1.3 Описание взаимодействия всех блоков микро-ЭВМ**

Главным блоком в иерархии блоков является блок устройства управления (УУ). Именно УУ осуществляет декодирование команды, контроль над сохранением состояния микро-ЭВМ при ожидании окончания взаимодействия блока КЭШа и блока памяти команд. УУ решает, какому именно блоку будет передано управление после декодирования команды, также определяет адрес памяти данных и номер(а) регистра(ов), к которым происходит обращение в текущей команде.

Непосредственно задаётся только сигнал CLC для проектируемого микро-ЭВМ, последующие сигналы берутся из места хранения команд, так как проектируемая архитектура – гарвардская, а именно из ROM’а.

После передачи управления от УУ к исполнительных блокам, блок берет на себя все основные функции управления сигналами и их синхронизацией во времени.

Обращение к блоку памяти данных происходит только через блок кэша данных, что инкапсулирует взаимодействия с RAM и ускоряет доступ к данным.

При выполнении команд пересылки данных, из памяти или в память, по сигналу попадания HIT в кэш, происходит установка сигнала NEXT. Данный сигнал означает выставления на шину данных слова из кэша команд, для его дальнейшей записи в блок РОН, а также перехода к следующей команде в блоке УУ.

При выполнении арифметических команд, если один из операндов находится в памяти данных, то на сначала происходит выборка его из кэша данных, а затем, после сигнала NEXT, происходит выставление данного операнда на шину данных и начала работы блока АЛУ. По завершению работы, блок АЛУ посылает сигнал NEXT и происходит переход на следующую команду в блоке УУ.

# **2 РАЗРАБОТКА ОСНОВНЫХ БЛОКОВ МИКРО-ЭВМ**

## 2.1 Блок памяти данных

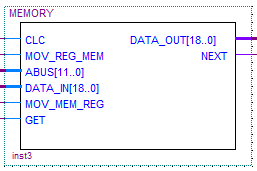


Рисунок 2.1 – Блок памяти данных

Блок памяти данных включает в себя два блока: блок памяти RAM, который используется для прямой работы с RAM, и блок кэша, предназначенный для временного хранения данных из памяти и более быстрого доступа к ним.

Схема блока памяти данных представлена в приложении А.